

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

**台灣國際交流基金會(11)**

特開平10-319908

(43)公刊日 平成10年(1998)12月4日

(51)InCl <sup>+</sup>	通別社号	PI		
G09G 3/30		G09G 3/30	J	
G09G 3/20	624	3/20	624B	
	641		641D	
H01L 33/00		H01L 33/00	J	
H05B 33/08		H05B 33/08		

無電解液 未請求 請求項の範囲 OL (全 9 頁)

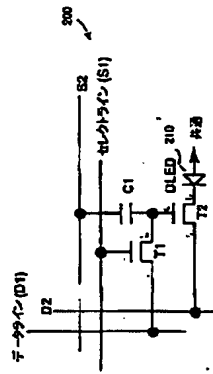
(71) 出題人	サノフ コーポレイション アメリカ合衆国、ニュージャージー州 0543, プリンストン、シーエヌ 5300, ワシントン ロード 201 ロジャー グリーン スチュワート アメリカ合衆国、ニュー ジャージー 州、プリンストン、シーエヌ 5300 ワシントン ロード 201	(71) 代理人	邦衛士 長谷川 芳樹 (外5名)
(72) 発明者	アルフレッド チャールズ イプリ アメリカ合衆国、ニュー ジャージー 州、プリンストン、シーエヌ 5300 ワシントン ロード 201	(72) 代理人	邦衛士 長谷川 芳樹 (外5名)

54) 【発明の名称】  
アクティブマトリックス有機発光ダイオード (AMOLED) の表示ピクセル構造とそのための

データロード/発光回路

7-9910101

【解説】 より低い増圧を必要とし、より効率的で、安  
 示器応川の全タイプに対して一般的により有利である安  
 示器を提供する。

[illegible]

【請求項11】 該ピクセル構造は2本のセレクトラインを含み、前セレクトラインは該ピクセル構造が選択・選択されるとき論理ハイになされる、請求項10に記載の方法。

【請求項12】 該ビクセル構造は2本のセレクトラインを含み、両セレクトラインは該ビクセル構造が導込み選択されるときの論理ロウになされる、請求項10に記載の方法。

【新求項13】 該ピクセル構造は2本のセレクトラインを含み、該ピクセル構造が発光されるとき一方のセレクトラインは処理ロウになされる一方で、他のセレクトラインは処理ハイになされる、請求項10に記載の方法。

【発明の詳細な説明】

【0001】  
【発明の属する技術分野】本発明は概略的にはセクセル（発明の属する技術分野）に関し、より詳しくは、本発明は、動作の3つのモードを有し、有機発光ダイオード（OLED）を用いて製作された（configure）ピクセル構造に関する。

**[0002]**

【従来の技術】表示型 (display) の技術は、テレビジョンから自來色のディスプレイボード、ラップトップコンピュータ、ノート、細胞まで、今日の日常生活のすべての状況に存在している。現在の状態で、陰極線管 (CRT) が 10〜40 インチ (内蔵) 辺りサイズに達している。しかしながら、CPLP リージョンに及ぼしている。しかしながら、CPLP リージョンは、現在、がんじがらめの足、コスト、及び非常に高い電圧の正が必要であることを含む多くの不都合を伴う。

**[0003]**

【説明が簡便しようとする点】最近、パソコンマトリックス液晶表示器（LJ）及びアクティブマトリックス液晶表示器（AMLCD）が、ラップトップコンピュータの普及のために、中間知識の必要型アプリケーションにおいて普及してきているようになっている。しかし、これらの利便性のために、それと同等な映像表示能力を有するAMLCDは高価になりつつある。だから、AMLCDの主な不利点は、表示型のサイズおよび価格を改善するために増加する作業（バック）ライト駆動のためである。また、それは、オフ状態のバックライトのためにますます厚みが増加し、視野角が制限的に与えられること、減少した効率は、

100041 1107-11

「可変型ミラー」は、可変型「DMD」の原理に似ておられる。可変型「DMD」は、可変型「DMD」：deformable-mirrorミラー装置（DMD）である。このアプローチでは、微細加工された（micro-machined）ミラー構造は、原理「1」又は原理「0」が別記するセルに用いられる。かかるセルに配置して、反射的モード又は分岐的モードに方向付けされる。反射的モード又は分岐的モードに方向付けされる（orient）。DMD装置は反射的モードで動作しなければならぬ。このため、実用により

波レベリを示し、異なる行にあるピクセル構造がその隣に書き込まれるデュークを引いているとき、そのピクセル構造が印追跡にされることを引を返すための図路構成部分を含み、プログラムされた電圧レベルをOLEDに加えるOLEDに発光を引を返すための図路構成部分を含む。

[100]

【発明の要旨の形態】本発明は、係付箇所と関連づけて  
 説明したときに、引き続く詳細な説明から最良に理解され  
 る。

【0012】本出願の従属の技術がわが国が解決しようとする問題の解決に与えた技術的効果に対するより良しとされる点の側面では、表示型液晶に対するより良しとされる点の側面では、アクティブマトリックス有機発光ディスプレイの材料は、AMOLED 液晶よりもむしろ、AMOLED 表示器の場合には、無機材料よりもむしろ有機材料がLED 素子の発光のために使用される。LED を形成するために有機材料を使用する例示は、米国特許第 14, 943 号及び米国特許第 408, 109 号に示され、これら双方は、ここで多量に引用によって包含される。本発明と共に用いられる有機 LED の発光材料の例は、図 1 に示すように、本発明の技術に記載される。

【0013】 摘要: 0-1

[illegible]

【0014】本発明は、電磁波シールド材、可撓性であり

(programmable)、且つビクセルの選択用DEのシフトとはトランジスクにおけるスレッショルド電圧のシフトのいずれかに独立である、O-L E Dビクセルの構成(configuration)を含む。

REF ID: A61165

可 (can) ラインに対して、デジタル側にプログラム可能な物理的な回路を有し、本発明の第1の物理的な回路を有する。デジタル側に対して、2本のセレクトラインS1及びS2だけでなく2本のデータラインD1及びD2の組み合わせ、データラインとセレクトラインとの組み合わせ、データラインモード、データ選択モード、及び発光モードを有し、セレクトラインのマルチモード動作を提供する。また、セレクトラインの各々を制御するために、2つのデータラインと1つのキャパシタ、O-LED、2つのセレクトラインと1つのキャパシタ、O-LEDにデジタルラインとセレクトラインとともに同時に開閉するように

(operatively) 提供される (can figure)。O-L EDD ピクセルの構成の計画と動作のモードが、図面を参照して以下に記述される。本発明の具体的な実施例は、O-L EDDに限定して記述されているけれども、本発明は、LEDといった他の光源は光刺激源とともに利用することができることも不問である。

【0016】 AMOL EVID 装置の導引には、D 電極が、光を発生するためにダイオード材料を通して通過される。導引の光レベルを調整するために、光は D 電極に供給され、D 電極と共に増加することが見られる。この構成は、「オ」から「オン」への過渡状態は、光学的な過渡状態に、同時に共に増加する。しかしながら、導引の光レベルは、光材料材料を通して通過する導引に材料に対しては材料に安定していることとまた見られる。この導引のために、望ましいセルの設計をすれば、従来の AM EVID 装置の導引のように導引の調整を免す。このために、光材料材料に一定の電流の電流を供給して、特定の導引よりもより特定の導引に条件が与えられる (grate raised) ことが可能である。

**【0017】**(本発明の典型的な具体例) ヒケル樹脂(エポキシ樹脂)を基質とする膜に、O-LEEDの構造がほぼ定さざるは素を層状に形成する。本発明の前記特徴は、O-LEED材料含有率が高い。即ち、前記特徴は、O-LEED材料の濃度(重量%)において、例えば約60%以上である。加えて、O-LEED材料の透過率の特性は、アクリルマトリックス型導体ランタニウム酸化物組成物の要求を著しく減少させる。このため、本発明は、導体組成物の要求を著しく減少させる。また、本発明は、導体組成物のガラス転移温度が高くなる。本発明で用いられるO-LEEDは、典型的には約2〜10ボルトで電圧を発生し始める。

00181 頁12 0-157を参照

の例示のためのプロセスはいくつかのステップ、

1) ポリシリコンアクリルマトリックス回路構成部分 (circuitry) を形成する。

2) アクティブマトリックスアレイにO-L-ED材料を  
用いる。

(3) (力)

**THE UNIVERSITY OF CHICAGO**

4) 完成したパネルを組立し、板アクリルボードを、

包含。

【0019】上述のように、典型的な製造プロセスに於ける第1のステップは、アクティブマトリックス回路形成部分の形成である。本発明のために、ポリシリコン薄膜トランジスタ(TFT)技術が採用される。形成されるべき望ましい回路形成部分は、図2及び図3を参照して以下に詳細に記述される。

【0020】プロセスにおいて第2のステップは、アクティブマトリックスアレイ上へのLED材料の堆積を含む。

【0021】41は、本発明と共に使用するために好適なCO<sub>2</sub>とD製造の典型的な例を示す。41を参照す

ると、第1に、インジウム亜化亜物 (ITO) といった透明導電膜が、堆積され、またパターニング形成される。これに、ホール輸送層、ドーパされた抽出層、及びA1O<sub>2</sub>の背面側の堆積層を被る、アレイは、図1に示されるO-LEDの「スタック (stack, 積層)」に属するMFAを上部電極の領域で形成される。

[0022] 本発明のために、一実施例はO-LEDスタックの各材料のための典型的な値を示す。

一実施例

層	厚さ
透明伝導電極	約750オングストローム
抽出層	約800オングストローム
ドーパされた抽出層	約400オングストローム
背面層	約400オングストローム
上部電極	約2000オングストローム

[0023] 最後に、表示型はパッケージされ、そしてテストされる。示されていないけれども、パッケージングは、表示部の機械的安定、外部電圧回路への接続できる接続を作るための手段、及び保護層を形成を含む。

[0024] O-LEDは、若い効率を達成した。発光効率は、151/wもある。2000cd/m<sup>2</sup>の輝度の輝度が、1.0ボルト以下の動作電圧で1020mA/cm<sup>2</sup>の電流密度で達成された。より高い輝度の大きなオーガが、より低い電圧密度において達成された。[0025] 図2は、本発明に従ったO-LEDピクセル構造の第1の典型的な横断断面の図解図を示す。両方のピクセルのアレイ (例えば1024×1280) における各ピクセル構造は同一であると同様に、ひとつのピクセル構造だけが図示される。図2に示されたピクセルの構成は、電流でプログラム可能であり、そしてO-LEDの遷移電圧又はトランジスタのスレッショルド電圧のシフトをいかなる値に独立である。

[0026] 図2に示されるように、ピクセル構造20は、O-LED210と、2つのトランジスタT1及びT2と、データ方向に流る2つのラインD1及びD2と、セレクト方向に流る2つのラインS1及びS2を含む。加えて、ピクセル構造20は、キャパシタC1を含む。典型的な具体例では、各トランジスタは、ソース、ゲート、及びドレインと、対応する電極を含む。

[0027] 詳細には、第1のトランジスタT1のソース電極は、データ電圧ラインD1へ接続されている。第2のトランジスタT2のソース電極は、データ電圧ラインD2へ接続されている。第1のトランジスタT1のゲート電極は、第1のセレクトラインS1へ接続されている。第2のトランジスタT2のゲート電極は、キャパシタC1を介して第2のセレクトラインS2へ接続されている。第1のトランジスタT1のドレイン電極は、格納キャパシタ (C1) へ接続されているだけでなく第2のトランジスタT2のゲート電極へも接続されている。[0028] 上述したように、データライン及びセレクト

ラインの組み合わせは、送込み選択モード、送込み非選択モード、及び発光モードを含む。ピクセル200のマルチモード動作を説明する。そのモードの各々は、以下に図3及び図4を参照して記述される。ここで図3は、図2のO-LEDピクセルとともに利用可能な典型的な動作のモードに関するタイミング図を示す。

[0029] 第1に送込み選択モードに目を向けると、所定の電流レベル (I1) 、そしてこれ故、ピクセル内の電流レベル、を示すために、トランジスタT1はセレクトラインS1を介して導通される。結果として、第1のデータラインD1上の電圧が、トランジスタT1を通して、トランジスタT2のゲートに加えられる。トランジスタT2のゲートに加えられる電圧が増加されると、トランジスタT2が導通し、そしてそのドレインピンダンは、データ電圧ラインD2において電流レベルI1に到達するまで、継続的に減少して、電流レベルI1がO-LED210に加えられることを許す。

[0030] 送込み選択モード中には、セレクトラインS2が導通する電圧に保持される。

[0031] データ電圧ラインD2は、トランジスタT2を通してO-LED210に接続されており、従って、送込された電流レベルI1はトランジスタT2及びO-LED210の両方を通して流れる。トランジスタT2のスレッショルド電圧又はO-LED210の遷移電圧のシフトが存在するならば、シフトはキャパシタC1の両端に蓄積され止むトランジスタT2のゲートに加えられる電圧の増加又は減少によって補償される。このやり方で、O-LED210若しくはトランジスタT2のいずれか又は両方の動作特性におけるいかなるシフトも、存在したとしても、O-LED210を流る電流に、これ故にピクセルの亮度に、不十分な影響しかもたない。

[0032] 送込み選択モード、送込み非選択モード、及び発光モードのための詳細なタイミングが、図3に図示されている。図3を参照すると、タイミング図上の3番目の期間である送込み選択モードは、両方のセレクトラインが導通ハイであることを要求する。すなわち、第1のセレクトラインS1が導通ハイになりトランジスタT1を導通して、そしてほかならぬその行 (hal partial cell row) のための第2のセレクトラインS2もまた導通ハイ (すなわち送込み選択モード) になり、これらトランジスタT2を導通することを経る。

[0033] しかしながら、送込み非選択モードに關しでは、すべての他の行のための第2のセレクトラインS2が、導通ロー (low) (すなわち送込み非選択モード) になされる。このやり方で、第2のセレクトラインS2は、データが送込まれていない、アレイの行の上すべてのT2トランジスタを非導通にするために使用される。図2に示されるように、これは、キャパシタC1を通して第2のセレクトラインS2を導通端子に結合することによって達成される。セレクトラインS2が導通

トランジスタT3〜T5に与えられ、そして各電圧の帰路 (loop) (R1) がトランジスタT3〜T5のソースに接続される。帰路R1に關しては期間に対する電圧の変化の速度は、充物容量積 (C×dV/dt) されて、D2に結合された集積の電流レベルを規定する。充物容量は、それぞれトランジスタを介して結合された各キャパシタのひとまとまりの容量積 (すなわちC2・0.5C2、及び0.25C2) に基づいていることが規定される。理想的には、データ電圧ラインD2上の電圧レベルは、接点電圧に近く維持されるであろう。なぜならこれがデータ電圧ラインD2上の発光電圧レベルになるであろうからである。[発光モードでは、導通ハイの行H1が、トランジスタT8を通してデータ電圧ラインD2を接地電位に結合する]。

[0039] データ電圧ラインD1に關しては、トランジスタT6およびトランジスタT7は、インバートを形成しデータ電圧ラインD2上の電流源によって提供される電圧を供給して、またこの反転された電圧レベルはデータ電圧ラインD1に接続される。データ電圧ラインD1上の電圧は、さらに、正の相電圧の帰路R2とキャパシタC3の「ブートストラップ」効果を通して増加される。この期間には、行H1、G2及びG3によって規定されプログラムされた電圧によってO-LED210が駆動される準備がけ行される。

[0040] 上述したように、発光モード中に、データラインD2の一定の駆動がけ行される。詳細には、発光モード中に、データ電圧ラインD2を接地電位にもっていくために、トランジスタT8は導通される。トランジスタT8は特定のデータラインに接続されたO-LEDのすべてを流る全電流を駆動するために、トランジスタT8が比較的大きなトランジスタであることが規定される。

[0041] 図4に示された例によれば、動作中に、送込みモード中にD2上の典型的な電流は、1mAクロアムペアであり、発光モード中には1mAである。また、T8のソースにおける電圧は、1ボルトである。D1上における典型的な電圧は、送込みモード中には8Vであり、発光モードには「関心なし (don't care)」である。

[0042] ピクセル構造200と電流発生回路400との組み合わせは、良好なグレースケール均一性とLED又はTFTのいかなる不安定性にもかわらず長い寿命とを持つ高品質O-LED表示器を達成することを可能にする。回路400は、ポリシリコン及びアモルファスシリコンAMOLED表示器を駆動するために特に良く適していることが規定される。

[0043] 図5は、本発明に従ったO-LEDピクセル構造の第2の典型的な横断断面の図解図を示す。図5に示されたピクセル構造500は、図2に示された構造と類似して、マルチモード動作を含んでいる。しかしながら

トランの組み合わせは、送込み選択モード、送込み非選択モード、及び発光モードを含む。ピクセル200のマルチモード動作を説明する。そのモードの各々は、以下に図3及び図4を参照して記述される。ここで図3は、図2のO-LEDピクセルとともに利用可能な典型的な動作のモードに関するタイミング図を示す。

[0029] 第1に送込み選択モードに目を向けると、所定の電流レベル (I1) 、そしてこれ故、ピクセル内の電流レベル、を示すために、トランジスタT1はセレクトラインS1を介して導通される。結果として、第1のデータラインD1上の電圧が、トランジスタT1を通して、トランジスタT2のゲートに加えられる。トランジスタT2のゲートに加えられる電圧が増加されると、トランジスタT2が導通し、そしてそのドレインピンダンは、データ電圧ラインD2において電流レベルI1に到達するまで、継続的に減少して、電流レベルI1がO-LED210に加えられることを許す。

[0030] 送込み選択モード中には、セレクトラインS2が導通する電圧に保持される。

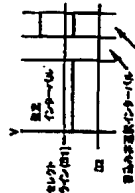
[0031] データ電圧ラインD2は、トランジスタT2を通してO-LED210に接続されており、従って、送込された電流レベルI1はトランジスタT2及びO-LED210の両方を通して流れる。トランジスタT2のスレッショルド電圧又はO-LED210の遷移電圧のシフトが存在するならば、シフトはキャパシタC1の両端に蓄積され止むトランジスタT2のゲートに加えられる電圧の増加又は減少によって補償される。このやり方で、O-LED210若しくはトランジスタT2のいずれか又は両方の動作特性におけるいかなるシフトも、存在したとしても、O-LED210を流る電流に、これ故にピクセルの亮度に、不十分な影響しかもたない。

[0032] 送込み選択モード、送込み非選択モード、及び発光モードのための詳細なタイミングが、図3に図示されている。図3を参照すると、タイミング図上の3番目の期間である送込み選択モードは、両方のセレクトラインが導通ハイであることを要求する。すなわち、第1のセレクトラインS1が導通ハイになりトランジスタT1を導通して、そしてほかならぬその行 (hal partial cell row) のための第2のセレクトラインS2もまた導通ハイ (すなわち送込み選択モード) になり、これらトランジスタT2を導通することを経る。

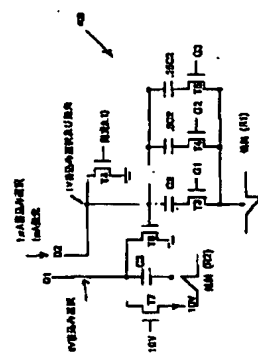
[0033] しかしながら、送込み非選択モードに關しでは、すべての他の行のための第2のセレクトラインS2が、導通ロー (low) (すなわち送込み非選択モード) になされる。このやり方で、第2のセレクトラインS2は、データが送込まれていない、アレイの行の上すべてのT2トランジスタを非導通にするために使用される。図2に示されるように、これは、キャパシタC1を通して第2のセレクトラインS2を導通端子に結合することによって達成される。セレクトラインS2が導通



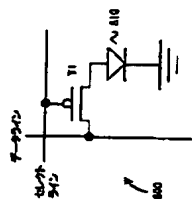
[図3]



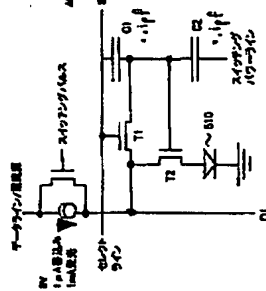
[図4]



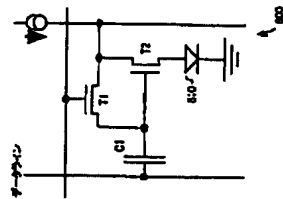
[図5]



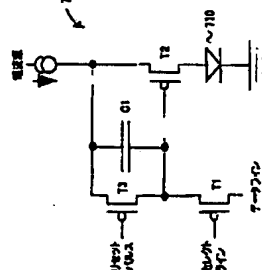
[図6]



[図7]



[図8]



[図9]

